

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-226095

(43)Date of publication of application : 22.08.1995

(51)Int.Cl.

G11C 16/06

B42D 15/10

G06K 17/00

G06K 19/07

(21)Application number : 06-014696

(71)Applicant : HITACHI LTD  
HITACHI VLSI ENG CORP

(22)Date of filing : 08.02.1994

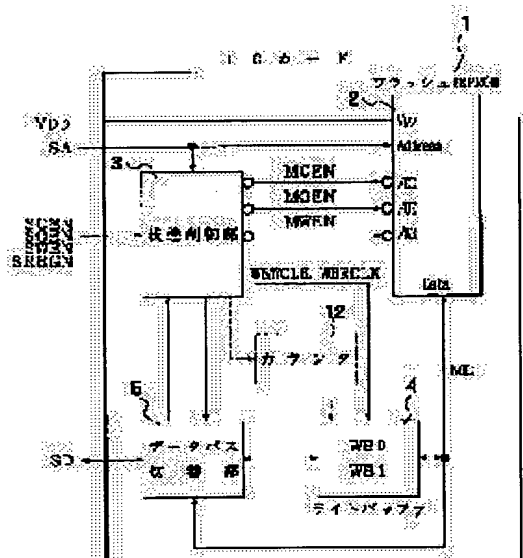
(72)Inventor : HATANO SOICHI  
EGAWA HIDEKAZU  
KIKUCHI TAKASHI  
YOKOBE CHIHOKO  
OOKUBO CHIKAO  
SUZUKI TAKESHI  
KISHI MASAMICHI  
KADOWAKI SHIGERU  
KATAYAMA KUNIHIRO

## (54) IC CARD USING FLASH EEPROM AND ITS WRITING METHOD

(57)Abstract:

PURPOSE: To obtain an IC card using a flash EEPROM and its writing method which can prevent reduction of system throughput at the time of continuous sector writing by providing write buffers of two sectors or more.

CONSTITUTION: This is an IC card 1 provided attachably and detachably in a personal computer, and constituted with a flash EEPROM 2 in which batch erasing and writing can be electrically performed, a condition control section 3 controlling operation and a whole condition of the flash EEPROM 2, a write buffer 4 for writing data in the flash EEPROM 2, and a data bus switching section 5. Two sectors of a first write buffer WB0 and a second write buffer WB1 of a sector unit are provided in the write buffer 4, continuous writing data of a sector unit from the system side is temporarily stored, and written in the flash EEPROM 2.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or

application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

\* NOTICES \*

JPO and NCIP I are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] The IC card using the flash EEPROM characterized by having the light buffer of said sector unit above by 2 sectors when it is the IC card which carries a flash EEPROM at least and writes in data per sector to said flash EEPROM.

[Claim 2] The IC card using the flash EEPROM according to claim 1 characterized by performing the writing from said light buffer to said flash EEPROM to coincidence by 1 sector.

[Claim 3] The IC card using the flash EEPROM according to claim 1 or 2 characterized by adding the light mask function to forbid writing in a unit smaller than said sector unit.

[Claim 4] The IC card using the flash EEPROM according to claim 1, 2, or 3 characterized by preparing said IC card in a personal computer or a workstation removable.

[Claim 5] It is an approach to write in the IC card using a flash EEPROM according to claim 1, 2, 3, or 4. The write-in data of the precedence to said flash EEPROM are temporarily stored in the 1st light buffer of the light buffers of said sector unit. Then, while the backward write-in data to said flash EEPROM are temporarily stored in the 2nd light buffer After writing the write-in data stored in said 1st light buffer in the 1st field of said flash EEPROM An approach to write in the IC card characterized by writing the write-in data stored in said 2nd light buffer in the 2nd field of said flash EEPROM.

[Claim 6] It is an approach to write in the IC card using a flash EEPROM according to claim 1, 2, 3, or 4. The data of the 1st field of said flash EEPROM are read to the 1st light buffer of the light buffers of said sector unit. After reading the data of the 2nd field of said flash EEPROM to the 2nd light buffer furthermore An approach to write in the IC card characterized by writing the data stored in said 2nd light buffer in the 1st field of said flash EEPROM, and writing the data further stored in said 1st light buffer in the 2nd field of said flash EEPROM.

---

[Translation done.]

\* NOTICES \*

JPO and NCIP I are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

### [Detailed Description of the Invention]

[0001]

[Industrial Application] This invention is applied to the IC card using the flash EEPROM whose fall prevention of the system throughput at the time of the continuous sector light is enabled in a personal computer or a workstation using the IC card which carried especially the flash EEPROM etc., and its approach of writing in about the semiconductor technology which used the flash EEPROM, and relates to an effective technique.

[0002]

[Description of the Prior Art] In recent years, as a semiconductor memory of a non-volatile, a flash EEPROM is used, and this flash EEPROM has the fundamental structure of the same memory cell as the ultraviolet-rays elimination mold EPROM, and has the floating gate between the control gate of an MOS transistor, and a silicon substrate.

[0003] This flash EEPROM is performed by impregnation of a hot electron like [ writing ] the ultraviolet-rays elimination mold EPROM, and elimination is performed like the full function EEPROM by the field emission from the floating gate.

[0004] For example, such a flash EEPROM is carried on a plastic plate with the microcontroller which controls actuation of this flash EEPROM, is used as an IC card, and is prepared in the personal computer or the workstation removable.

[0005] In the IC card which carried such a flash EEPROM conventionally, in order to prevent that a system throughput falls when taking the light time amount of a flash EEPROM, the light buffer for 1 sector is formed.

[0006]

[Problem(s) to be Solved by the Invention] However, if a sector light continues although it can respond to 1 time of a sector light since there is also no means by which consideration is not made, only the amount of 1 sector is as for a light buffer, and that a sector light is continuously performed in the above techniques accelerates the writing from a light buffer to a flash plate memory cell, the problem that the fall of a throughput becomes remarkable has arisen just then.

[0007] Then, the purpose of this invention is to offer the IC card using the flash EEPROM which can prevent the fall of the system throughput at the time of the sector light which continued by having a light buffer for at least 2 sectors, and its approach of writing in, even when a sector light continues.

[0008] The other purposes and the new description will become clear from description and the accompanying drawing of this specification along [ said ] this invention.

[0009]

[Means for Solving the Problem] It will be as follows if the outline of a typical thing is briefly explained among invention indicated in this application.

[0010] That is, the IC card using the flash EEPROM of this invention is an IC card which carries a flash EEPROM at least, and when writing in data per sector to a flash EEPROM, it has the light buffer of a sector unit above by 2 sectors.

[0011] In this case, it is made to perform the writing from said light buffer to a flash EEPROM to coincidence by 1 sector, or the light mask function to forbid writing in a unit still smaller than a

sector unit is added, and especially an IC card is prepared in a personal computer or a workstation removable.

[0012] Moreover, an approach to write in the IC card of this invention The write-in data of the precedence to a flash EEPROM are temporarily stored in the 1st light buffer of the light buffers of a sector unit. Then, while the backward write-in data to a flash EEPROM are temporarily stored in the 2nd light buffer After writing the write-in data stored in the 1st light buffer in the 1st field of a flash EEPROM, the write-in data stored in the 2nd light buffer are written in the 2nd field of a flash EEPROM.

[0013] Furthermore, an approach to write in other IC cards of this invention The data of the 1st field of a flash EEPROM are read to the 1st light buffer of the light buffers of a sector unit. After reading the data of the 2nd field of a flash EEPROM to the 2nd light buffer furthermore The data stored in the 2nd light buffer are written in the 1st field of a flash EEPROM, and the data further stored in the 1st light buffer are written in the 2nd field of a flash EEPROM.

[0014]

[Function] According to the IC card using the above mentioned flash EEPROM, and its approach of writing in Even when FIFO control performs light processing continuously by having the above light buffer by 2 sectors Since backward write-in data can be stored in the light buffer with which selector units differ while writing the write-in data of the precedence stored in the light buffer in the flash EEPROM The fall of the system throughput at the time of such a continuous sector light can be prevented.

[0015] That is, since the method to which a system side sweeps out the data of a light buffer to a flash EEPROM with a FIFO method using the time amount which is not asserting the IC card is adopted, it can avoid actualizing the throughput fall by the side of the system at the time of a consecutive sector light.

[0016] In this case, by being written in coincidence from a light buffer by 1 sector to a flash EEPROM, improvement in the speed of the transfer time can be attained, and dispersion in the elimination/write-in depth can be absorbed by adding a light mask function further.

[0017] Since power consumption can be reduced and further mass information can be written at a high speed while being able to attain system-wide miniaturization, lightweight-izing, and thin shape-ization if it uses as an exchangeable secondary memory medium when this IC card is especially used for a personal computer or a workstation, the throughput as the whole system can be raised.

[0018] Furthermore, after reading the data of a flash EEPROM to a light buffer, replacement processing of data which replace a field again and write the data of a light buffer in a flash EEPROM can be used good, when performing processing which manages the data of the sector unit in an IC card by the count of elimination / time amount, and is equalized.

[0019]

[Example] Hereafter, the example of this invention is explained to a detail based on a drawing.

[0020] The block diagram showing the important section of the IC card using the flash EEPROM whose drawing 1 is one example of this invention, the outline external view in which drawing 2 shows the IC card of this example, the outline external view showing the computer system for which drawing 3 R> 3 used the IC card, the timing diagram which shows light actuation of a sector unit [ in / in drawing 4 / the IC card of this example ], and drawing 5 are the explanatory views showing the replacement actuation flow of the sector unit in an IC card.

[0021] First, drawing 1 explains the outline configuration of the IC card using the flash EEPROM of this example.

[0022] It considers as IC card 1 prepared in a personal computer removable, and the IC card of this example consists of the flash EEPROM (2) in which package elimination and writing are possible, the state control section 3 which controls actuation and the whole of this flash EEPROM (2), a light buffer (WB0, WB1) 4 which holds temporarily the write-in data to a flash EEPROM (2), and the data bus change section 5 which changes a data bus electrically.

[0023] System address signal SA is inputted into this IC card 1 from a system side, and system card enable signal SCEN as a control signal, the system output enable signal SOEN, the system write enable signal SWEN, and system register signal SREGN are inputted into it, and the system

data bus signal SD can further be outputted and inputted.

[0024] The flash EEPROM (2) has composition in which elimination which it has the memory cell structure which has the floating gate between the control gate of an MOS transistor and a silicon substrate, and the writing in every bit was performed by impregnation of a hot electron, and all bits bundled up by the field emission from the floating gate is possible.

[0025] Memory card enable signal MCEN, the memory output enable signal MOEN, and the memory write enable signal MWEN which are sent out from the state control section 3 are inputted into this flash EEPROM (2) besides system address signal SA, and the memory data bus signal MD can further be outputted and inputted.

[0026] The state control section 3 is a part which inputs system card enable signal SCEN from a system side, the system output enable signal SOEN, the system write enable signal SWEN, and system register signal SREGN, and generates the control signal to a flash EEPROM (2), the light buffer 4, and the data bus change section 5.

[0027] As this control signal, memory card enable signal MCEN to a flash EEPROM (2), the memory output enable signal MOEN, and the memory write enable signal MWEN are generated, and a data bus control signal is generated by light buffer light clock signal WBWCLK, light buffer lead clock signal WBRCLK, and the pan to the data bus change section 5 to the light buffer 4.

[0028] The light buffer 4 is a part which once buffers the data of a sector unit sent from a system side, and a part for 2 sectors of the 1st light buffer WB0 of a sector unit and the 2nd light buffer WB1 is prepared, the write-in data which follow each of these 1st and 2nd light buffers WB0 and WB1 for 2 sectors from a system side are inputted through the data bus change section 5, and it is stored temporarily.

[0029] Light buffer light clock signal WBWCLK and light buffer lead clock signal WBRCLK which are sent out from the state control section 3 are inputted into this light buffer 4, and the system data bus signal SD between the exteriors and the memory data bus signal MD between flash EEPROMs (2) can be outputted and inputted.

[0030] For example, the write-in data of precedence with which the write-in data of the precedence to a flash EEPROM (2) are stored in one 1st light buffer WB0, and further backward write-in data are stored in the 2nd light buffer WB1 of another side, and are stored in the 1st light buffer WB0 at the time of this backward data storage are written in a flash EEPROM (2). That is, even when the system side has accessed IC card 1, it has composition in which a light is possible from the vacant light buffer 4 to the flash EEPROM (2).

[0031] The data bus change section 5 is a part which changes a data bus based on the data bus control signal from the state control section 3, the system data bus signal SD inputted from a system side is assigned and stored in each of the 1st and 2nd light buffers WB0 and WB1, and the memory data bus signal MD from a flash EEPROM (2) is outputted to a system side.

[0032] As shown in drawing 2, each IC of a microcontroller 7 and the light buffer 4 which consists of two or more flash EEPROMs (2), state control sections 3, and data bus change sections 5 is carried on the plastic plate 6 of one sheet, these loading components of each other are connected by internal wiring and wiring on a plastic plate 6, and IC card 1 constituted as mentioned above is electrically connected to the connector 8 further for the connection by the side of a system.

[0033] As shown in drawing 3, it can be used as a secondary memory medium of various systems, and such IC card 1 is drawing 3 (a). It is the system which is equipped with IC card slot and equipped with IC card 1 which contained the flash EEPROM (2), and is the example used for the note type personal computer 9 which considered the I/O device as the keyboard and the display.

[0034] Moreover, drawing 3 (b) IC card 1 which contained the flash EEPROM (2), and the floppy disk drive in which a floppy disk is inserted are built in, and it has become the desktop type personal computer 10 which can memorize information to the flash EEPROM (2) of the floppy disk as software, and IC card 1 as hardware.

[0035] Furthermore, drawing 3 (c) IC card 1 which contained the flash EEPROM (2) is inserted, and it is the pen portable type personal computer 11 which considered the I/O device as the input-only pen and the display, and such IC card 1 is applied to various kinds of computer

systems, such as portable, and is used in the large range.

[0036] Next, an operation of this example is explained based on the timing chart of drawing 4 about the light actuation to a flash EEPROM (2).

[0037] First, if a sector light transfer occurs based on system address signal SA after command light actuation occurs from a system side, synchronizing with it, system card enable signal SCEN and the system write enable signal SWEN will be in an active state.

[0038] And it is made to synchronize with this system write enable signal SWEN, and the data of the 256 W parts of a 0 to 255 bits sector unit are once buffered in a light buffer with the system data bus signal SD.

[0039] In this case, the data of the 256 W parts of the sector unit of the precedence to this flash EEPROM (2) are stored in one 1st light buffer WB0 through the data bus change section 5.

[0040] Then, in the active state of memory card enable signal MCEN, the data of the precedence stored in this 1st light buffer WB0 are synchronized with the memory write enable signal MWEN, and are written in a flash EEPROM (2). Thereby, it can be made to be able to go via the 1st light buffer WB0, and the write-in data from a system side can be written in a flash EEPROM (2).

[0041] When a sector light transfer occurs continuously at this time, for example, FIFO control, as a broken line shows, the data of the 256 W parts of a sector unit are once buffered in the 2nd light buffer WB1 of another side, and it writes in a flash EEPROM (2) after that.

[0042] Since the write-in data from a system side can once be stored in the vacant light buffer 4, this data can be made to be able to separate with access from a system side and it can write in a flash EEPROM (2) by this even if a sector light transfer occurs continuously, the throughput down at the time of the continuous light transfer is avoidable.

[0043] Then, drawing 5 explains replacement actuation of a flash EEPROM (2). For example, as shown in drawing 5, it should have two flash EEPROMs (2a, 2b), and the 1st light buffers WB0 of a sector unit and the 2nd light buffers WB1.

[0044] First, the data of one flash EEPROM (2a) are stored in one 1st light buffer WB0, and the data of the flash EEPROM (2b) of another side are further stored in the 2nd light buffer WB1 of another side.

[0045] Then, the data stored in the 2nd light buffer WB1 are written in one flash EEPROM (2a), and the data further stored in the 1st light buffer WB0 are written in the flash EEPROM (2b) of another side.

[0046] Thereby, the sector data in a flash EEPROM (2a, 2b) can be replaced using the 1st and 2nd light buffers WB0 and WB1, and this replacement processing is used when performing processing which manages the sector unit data for example, in IC card 1 by the count of elimination / time amount, and is equalized.

[0047] Therefore, by forming the 1st and 2nd light buffers 4 which buffer temporarily the data of a sector unit sent from a system side according to IC card 1 of this example Even when performing the continuous sector light transfer, while writing the write-in data of the precedence stored in one light buffer 4 in the flash EEPROM (2) Since backward write-in data are storable in the light buffer 4 of another side, the throughput fall by the side of the system at the time of the continuous sector light can be prevented.

[0048] Moreover, when performing processing which manages the data of the sector unit in IC card 1 by the count of elimination / time amount, and is equalized, the replacement processing which used the light buffer 4 can apply good.

[0049] Furthermore, power consumption can be reduced, while not rotating disks, such as the conventional floppy disk, and being able to attain system-wide miniaturization, lightweight-izing, and thin shape-ization like this example, when IC card 1 is used as an exchangeable secondary memory medium in a computer system. Furthermore, since mass information can be written at a high speed, the throughput as the whole system can be raised.

[0050] In addition, in this example, if the counter 12 which it starts [ counter ] from the address of arbitration and generates the internal address in IC card 1 is built in when transmitting the data of a sector unit to drawing 1, as a broken line shows, a wrap around transfer can be carried out from the address of the arbitration in a sector.

[0051] As mentioned above, although invention made by this invention person was concretely

explained based on the example, it cannot be overemphasized that it can change variously in the range which this invention is not limited to said example and does not deviate from the summary.

[0052] For example, although the case where made the flash EEPROM (2) and the light buffer 4 become independent, and they were formed about IC card 1 using the flash EEPROM (2) of this example was explained It is also possible for this invention not to be limited to said example and to build in a light buffer in a flash EEPROM. In this case, by adopting the method which performs the writing from a light buffer to a flash EEPROM to coincidence by 1 sector, improvement in the speed of the transfer time can be attained further.

[0053] Moreover, SiO<sub>2</sub> by dispersion in writing/elimination depth for every memory cell of a flash EEPROM (2) In order to prevent membranous insulator layer destruction, it is also effective to add the function which carries out a light mask in a unit smaller than a sector.

[0054] Furthermore, without preparing in [ else / in the case of building in IC card 1 ] an IC card, it is made to become independent of an IC card, and the control circuit of a flash EEPROM (2) can also be prepared in a system side.

[0055] Moreover, although this example explained the case where the light buffer 4 was formed by 2 sectors, since cache processing can be made to perform when it has the light buffer of three or more sectors, for example, waiting for a light can be lessened further.

[0056] Although the above explanation explained the case where invention mainly made by this invention person was applied to the IC card used for the personal computer which is the field of the invention, it is not limited to this and can apply widely about other computer systems, such as a workstation.

[0057]

[Effect of the Invention] It will be as follows if the effectiveness acquired by the typical thing among invention indicated in this application is explained briefly.

[0058] (1) Since backward write-in data can be stored in the light buffer with which sector units differ while writing the write-in data of the precedence stored in the light buffer by having the light buffer of . sector unit above by 2 sectors in the flash EEPROM, the fall of the system throughput at the time of the continuous sector light by FIFO control is prevented, and it becomes accelerable [ the light time amount when seeing from a system side ].

[0059] (2) . above (1) When setting and performing the writing from a light buffer to a flash EEPROM to coincidence by 1 sector, improvement in the speed of the transfer time is attained.

[0060] (3) . above (1) It sets, and since dispersion in the elimination/write-in depth can be absorbed when adding the light mask function to forbid writing in a unit smaller than a sector unit, prevention of the insulator layer destruction by dispersion in this writing/elimination depth is attained.

[0061] (4) . above (1) Since power consumption can be reduced and further mass information can be written at a high speed while being able to attain system-wide miniaturization, lightweight-izing, and thin shape-ization, since it can use as an exchangeable secondary memory medium when setting and preparing an IC card in a personal computer or a workstation removable, improvement in the throughput as the whole system is attained.

[0062] (5) . above (1) In setting and performing replacement processing of data for the data of a flash EEPROM using a light buffer, application becomes possible good at the processing which manages the data of the sector unit in an IC card by the count of elimination / time amount, and is equalized.

---

[Translation done.]



\* NOTICES \*

JP0 and NCIP1 are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

## DESCRIPTION OF DRAWINGS

---

### [Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing the important section of the IC card using the flash EEPROM which is one example of this invention.

[Drawing 2] It is the outline external view showing the IC card of this example.

[Drawing 3] It is the outline external view showing the computer system which used the IC card of this example.

[Drawing 4] It is the timing diagram which shows light actuation of the sector unit in the IC card of this example.

[Drawing 5] It is the explanatory view showing the replacement actuation flow of the sector unit in the IC card of this example.

### [Description of Notations]

1 IC Card

2, 2a, 2b Flash EEPROM

3 State Control Section

4 Light Buffer

5 Data Bus Change Section

6 Plastic Plate

7 Microcontroller

8 Connector

9 Note Type Personal Computer

10 Desktop Type Personal Computer

11 Pen Portable Type Personal Computer

12 Counter

---

[Translation done.]

## \* NOTICES \*

JP0 and NCIP1 are not responsible for any damages caused by the use of this translation.

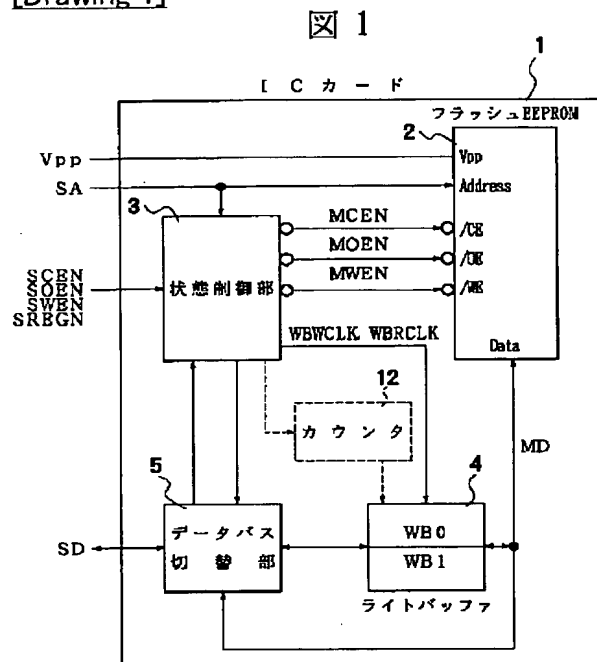
1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

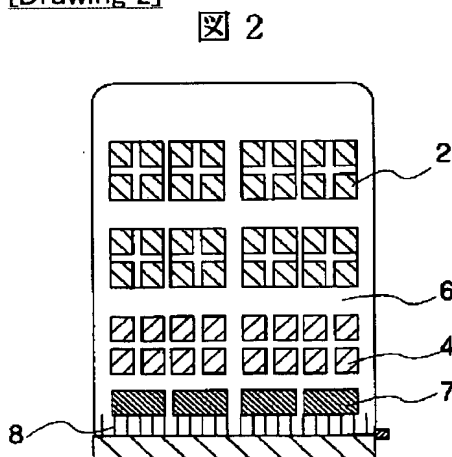
3.In the drawings, any words are not translated.

## DRAWINGS

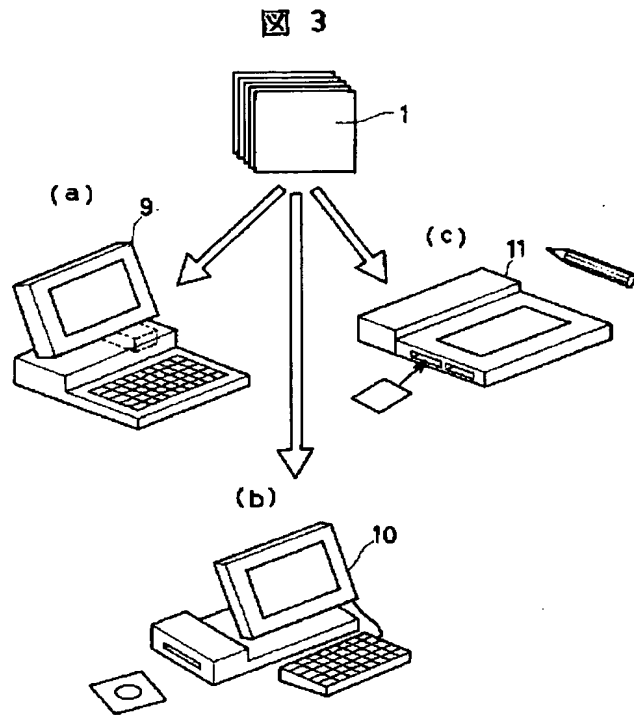
[Drawing 1]



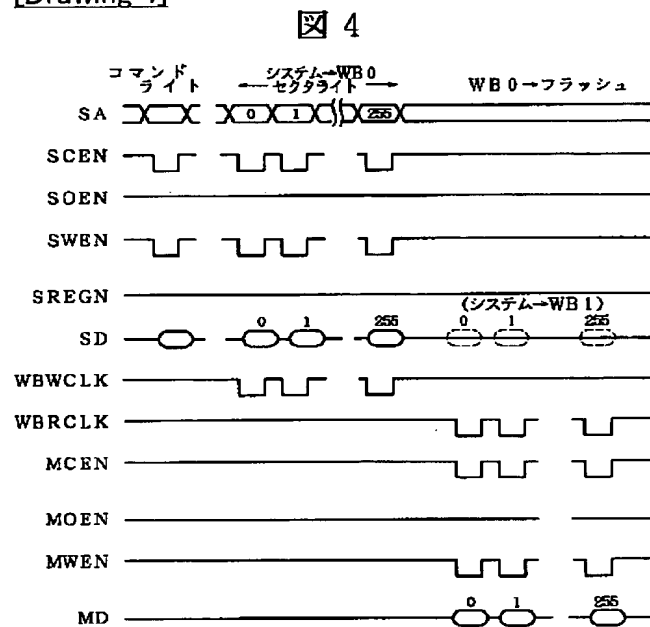
[Drawing 2]



[Drawing 3]

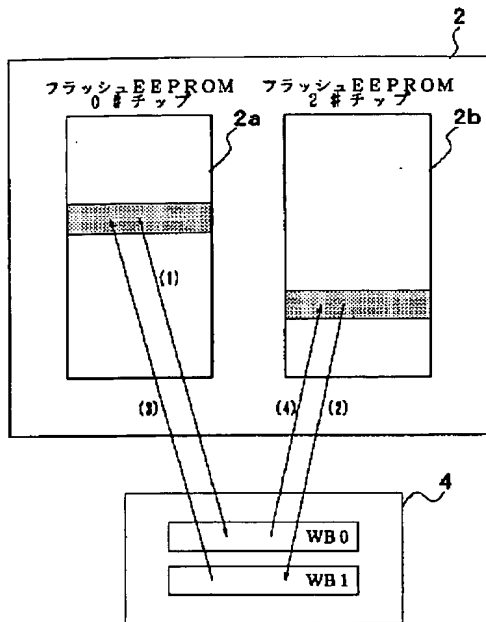


[Drawing 4]



[Drawing 5]

図 5



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-226095

(43) 公開日 平成7年(1995)8月22日

(51) Int.Cl. <sup>a</sup>	識別記号	序内整理番号	F I	技術表示箇所
G 1 1 C 16/06				
B 4 2 D 15/10	5 2 1			
G 0 6 K 17/00		B		

G 1 1 C 17/ 00 5 1 0 Z

G 0 6 K 19/ 00 J

審査請求 未請求 請求項の数 6 O L (全 8 頁) 最終頁に続く

(21) 出願番号 特願平6-14696

(22) 出願日 平成6年(1994)2月8日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000233468

日立超エル・エス・アイ・エンジニアリング株式会社

東京都小平市上水本町5丁目20番1号

(72) 発明者 波多野 壮一

東京都小平市上水本町5丁目20番1号 日立超エル・エス・アイ・エンジニアリング株式会社内

(74) 代理人 弁理士 筒井 大和

最終頁に続く

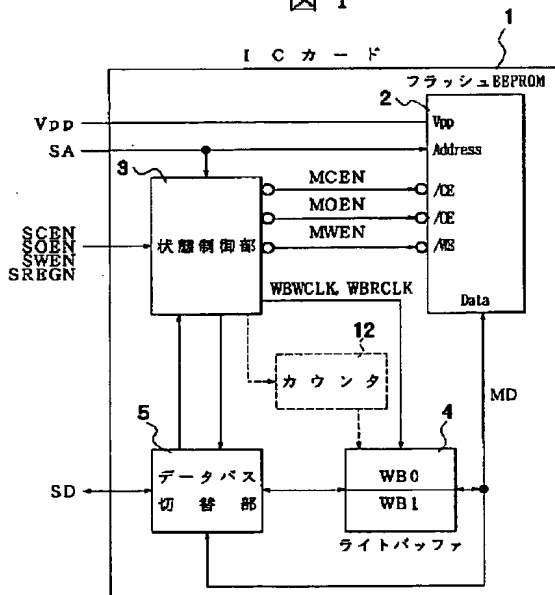
(54) 【発明の名称】 フラッシュEEPROMを用いたICカードおよびその書き込み方法

(57) 【要約】

【目的】 2セクタ分以上のライトバッファを持つことによって連続したセクタライト時のシステムスループットの低下が防止できるフラッシュEEPROMを用いたICカードおよびその書き込み方法を提供する。

【構成】 パーソナルコンピュータに着脱可能に設けられるICカード1であって、電氣的に一括消去および書き込み可能なフラッシュEEPROM(2)と、このフラッシュEEPROM(2)の動作および全体の状態制御部3と、フラッシュEEPROM(2)への書き込みデータのライトバッファ4と、データバス切替部5とから構成されている。このライトバッファ4は、セクタ単位の第1ライトバッファWB0と第2ライトバッファWB1の2セクタ分が設けられ、それぞれにシステム側からの連続するセクタ単位の書き込みデータが一時的に格納されて、フラッシュEEPROM(2)に書き込まれる。

図 1



## 【特許請求の範囲】

【請求項1】 少なくともフラッシュEEPROMを搭載するICカードであって、前記フラッシュEEPROMに対してセクタ単位でデータの書き込みを行う場合に、前記セクタ単位のライトバッファを2セクタ分以上持つことを特徴とするフラッシュEEPROMを用いたICカード。

【請求項2】 前記ライトバッファから前記フラッシュEEPROMへの書き込みを1セクタ分同時に行うことを特徴とする請求項1記載のフラッシュEEPROMを用いたICカード。

【請求項3】 前記セクタ単位より小さい単位で書き込みを禁止するライトマスク機能を付加することを特徴とする請求項1または2記載のフラッシュEEPROMを用いたICカード。

【請求項4】 前記ICカードを、パーソナルコンピュータまたはワークステーションに着脱可能に設けることを特徴とする請求項1、2または3記載のフラッシュEEPROMを用いたICカード。

【請求項5】 請求項1、2、3または4記載のフラッシュEEPROMを用いたICカードの書き込み方法であって、前記フラッシュEEPROMに対する先行の書き込みデータを前記セクタ単位のライトバッファのうちの第1ライトバッファに一時的に格納し、続いて前記フラッシュEEPROMに対する後行の書き込みデータを第2ライトバッファに一時的に格納すると同時に、前記第1ライトバッファに格納されている書き込みデータを前記フラッシュEEPROMの第1領域に書き込んだ後に、前記第2ライトバッファに格納されている書き込みデータを前記フラッシュEEPROMの第2領域に書き込むことを特徴とするICカードの書き込み方法。

【請求項6】 請求項1、2、3または4記載のフラッシュEEPROMを用いたICカードの書き込み方法であって、前記フラッシュEEPROMの第1領域のデータを前記セクタ単位のライトバッファのうちの第1ライトバッファに読み出し、さらに前記フラッシュEEPROMの第2領域のデータを第2ライトバッファに読み出した後に、前記第2ライトバッファに格納されているデータを前記フラッシュEEPROMの第1領域に書き込み、さらに前記第1ライトバッファに格納されているデータを前記フラッシュEEPROMの第2領域に書き込むことを特徴とするICカードの書き込み方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、フラッシュEEPROMを用いた半導体技術に関し、特にフラッシュEEPROMを搭載したICカードを用いるパーソナルコンピュータまたはワークステーションなどにおいて、連続したセクタライト時におけるシステムスループットの低下防止が可能とされるフラッシュEEPROMを用いたIC

カードおよびその書き込み方法に適用して有効な技術に関する。

## 【0002】

【従来の技術】近年、不揮発性の半導体記憶装置として、フラッシュEEPROMが用いられるようになってきており、このフラッシュEEPROMは、紫外線消去型EPROMと同じメモリセルの基本的構造を有し、MOSTランジスタのコントロールゲートとシリコン基板間にフローティングゲートを持っている。

【0003】このフラッシュEEPROMは、書き込みが紫外線消去型EPROMと同様にホットエレクトロンの注入により行われ、また消去はフルファンクションEPROMと同様にフローティングゲートからの電界放出により行われる。

【0004】たとえば、このようなフラッシュEEPROMは、このフラッシュEEPROMの動作を制御するマイクロコントローラとともにプラスチック基板上に搭載されてICカードとして用いられ、パーソナルコンピュータまたはワークステーションなどに着脱可能に設けられている。

【0005】従来、このようなフラッシュEEPROMを搭載したICカードにおいては、フラッシュEEPROMのライト時間がかかることによりシステムスループットが低下するのを防止するために、1セクタ分のライトバッファが設けられている。

## 【0006】

【発明が解決しようとする課題】ところが、前記のような技術においては、連続してセクタライトが行われることまでは配慮がなされておらず、従ってライトバッファが1セクタ分しかなく、かつライトバッファからフラッシュメモリセルへの書き込みを高速化する手段もないために、1回のセクタライトに対しては対応できるものの、セクタライトが連続すると、途端にスループットの低下が顕著になってくるとい問題が生じている。

【0007】そこで、本発明の目的は、セクタライトが連続するような場合でも、少なくとも2セクタ分のライトバッファを持つことによって連続したセクタライト時のシステムスループットの低下を防止することができるフラッシュEEPROMを用いたICカードおよびその書き込み方法を提供することにある。

【0008】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

## 【0009】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【0010】すなわち、本発明のフラッシュEEPROMを用いたICカードは、少なくともフラッシュEEPROMを搭載するICカードであって、フラッシュEE

PROMに対してセクタ単位でデータの書き込みを行う場合に、セクタ単位のライトバッファを2セクタ分以上持つものである。

【0011】この場合に、前記ライトバッファからフラッシュEEPROMへの書き込みを1セクタ分同時に行うようにしたり、さらにセクタ単位より小さい単位で書き込みを禁止するライトマスク機能を付加するようにしたものであり、特にICカードをパーソナルコンピュータまたはワークステーションに着脱可能に設けるようにしたものである。

【0012】また、本発明のICカードの書き込み方法は、フラッシュEEPROMに対する先行の書き込みデータをセクタ単位のライトバッファのうちの第1ライトバッファに一時的に格納し、続いてフラッシュEEPROMに対する後行の書き込みデータを第2ライトバッファに一時的に格納すると同時に、第1ライトバッファに格納されている書き込みデータをフラッシュEEPROMの第1領域に書き込んだ後に、第2ライトバッファに格納されている書き込みデータをフラッシュEEPROMの第2領域に書き込むものである。

【0013】さらに、本発明の他のICカードの書き込み方法は、フラッシュEEPROMの第1領域のデータをセクタ単位のライトバッファのうちの第1ライトバッファに読み出し、さらにフラッシュEEPROMの第2領域のデータを第2ライトバッファに読み出した後に、第2ライトバッファに格納されているデータをフラッシュEEPROMの第1領域に書き込み、さらに第1ライトバッファに格納されているデータをフラッシュEEPROMの第2領域に書き込むものである。

【0014】

【作用】前記したフラッシュEEPROMを用いたICカードおよびその書き込み方法によれば、2セクタ分以上のライトバッファが備えられることにより、FIFO制御によって連続してライト処理を行うような場合でも、ライトバッファに格納されている先行の書き込みデータをフラッシュEEPROMに書き込んでいるときに、後行の書き込みデータをセクタ単位の異なるライトバッファに格納することができるので、このような連続したセクタライト時のシステムスループットの低下を防止することができる。

【0015】すなわち、システム側がICカードをアサートしていない時間を利用してFIFO方式によってライトバッファのデータをフラッシュEEPROMへ掃き出す方式を採用しているため、連続セクタライト時のシステム側のスループット低下を顕在化させないようにすることができる。

【0016】この場合に、1セクタ分同時にライトバッファからフラッシュEEPROMへ書き込まれることにより、転送時間の高速化を図ることができ、さらにライトマスク機能が付加されることによって、消去/書き込

み深さのばらつきを吸収することができる。

【0017】特に、このICカードがパーソナルコンピュータまたはワークステーションなどに用いられる場合には、交換可能な補助記憶媒体として利用すれば、システム全体の小型化、軽量化および薄型化が図れるとともに、消費電力を低減でき、さらに大容量の情報を高速に読み書きできるので、システム全体としての処理能力を向上させることができる。

【0018】さらに、フラッシュEEPROMのデータをライトバッファに読み出した後に、再び領域を入れ換えてライトバッファのデータをフラッシュEEPROMに書き込むようなデータのリブレース処理は、ICカード内のセクタ単位のデータを消去回数/時間で管理して均一化する処理を行うときに良好に使用することができる。

【0019】

【実施例】以下、本発明の実施例を図面に基づいて詳細に説明する。

【0020】図1は本発明の一実施例であるフラッシュEEPROMを用いたICカードの要部を示すブロック図、図2は本実施例のICカードを示す概略外観図、図3はICカードを使用したコンピュータシステムを示す概略外観図、図4は本実施例のICカードにおけるセクタ単位のライト動作を示すタイムチャート、図5はICカードにおけるセクタ単位のリブレース動作フローを示す説明図である。

【0021】まず、図1により本実施例のフラッシュEEPROMを用いたICカードの概略構成を説明する。

【0022】本実施例のICカードは、たとえばパーソナルコンピュータに着脱可能に設けられるICカード1とされ、電氣的に一括消去および書き込み可能なフラッシュEEPROM(2)と、このフラッシュEEPROM(2)の動作および全体を制御する状態制御部3と、フラッシュEEPROM(2)への書き込みデータを一時的に保持するライトバッファ(WB0, WB1)4と、データバスを切り替えるデータバス切替部5とから構成されている。

【0023】このICカード1には、システム側からシステムアドレス信号SAが入力され、また制御信号としてのシステムカードイネーブル信号SCEN、システムアウトプットイネーブル信号SOEN、システムライトイネーブル信号SWEN、システムレジスタ信号SREGNが入力され、さらにシステムデータバス信号SDが入出力可能となっている。

【0024】フラッシュEEPROM(2)は、たとえばMOSTランジスタのコントロールゲートとシリコン基板間にフローティングゲートを持つメモリセル構造を有し、ホットエレクトロンの注入により1ビット毎の書き込みが行われ、またフローティングゲートからの電界放出により全ビットの一括した消去が可能な構成となっ

ている。

【0025】このフラッシュEEPROM(2)には、システムアドレス信号SAの他に、状態制御部3から送出されるメモリカードイネーブル信号MCEN、メモリアウトプットイネーブル信号MOEN、メモリライトイネーブル信号MWENが入力され、さらにメモリデータバス信号MDが入出力可能となっている。

【0026】状態制御部3は、システム側からのシステムカードイネーブル信号SCEN、システムアウトプットイネーブル信号SOEN、システムライトイネーブル信号SWEN、システムレジスタ信号SREGNを入力して、フラッシュEEPROM(2)、ライトバッファ4、データバス切替部5への制御信号を発生する部分である。

【0027】この制御信号としては、フラッシュEEPROM(2)に対するメモリカードイネーブル信号MCEN、メモリアウトプットイネーブル信号MOEN、メモリライトイネーブル信号MWENを生成し、またライトバッファ4に対しては、ライトバッファライトクロック信号WBWCLK、ライトバッファリードクロック信号WBRLCK、さらにデータバス切替部5に対してはデータバス制御信号が生成されるようになっている。

【0028】ライトバッファ4は、システム側から送られてくるセクタ単位のデータを一旦バッファリングする部分であり、セクタ単位の第1ライトバッファWB0と第2ライトバッファWB1の2セクタ分が設けられ、この2セクタ分の第1、第2ライトバッファWB0、WB1のそれぞれに、システム側からの連続する書き込みデータがデータバス切替部5を介して入力されて一時的に格納される。

【0029】このライトバッファ4には、状態制御部3から送出されるライトバッファライトクロック信号WBWCLK、ライトバッファリードクロック信号WBRLCKが入力され、また外部との間のシステムデータバス信号SD、フラッシュEEPROM(2)との間のメモリデータバス信号MDが入出力可能となっている。

【0030】たとえば、一方の第1ライトバッファWB0に、フラッシュEEPROM(2)に対する先行の書き込みデータが格納され、さらに後行の書き込みデータが他方の第2ライトバッファWB1に格納され、この後行のデータ格納時に、第1ライトバッファWB0に格納されている先行の書き込みデータがフラッシュEEPROM(2)に書き込まれる。すなわち、システム側がICカード1をアクセスしている場合でも、空いているライトバッファ4からフラッシュEEPROM(2)に対してライト可能な構成となっている。

【0031】データバス切替部5は、状態制御部3からのデータバス制御信号に基づいてデータバスを切り替える部分であり、たとえばシステム側から入力されるシステムデータバス信号SDが第1、第2ライトバッファWB0、WB1のそれぞれに割り当てられて格納され、またフラッシュEEPROM(2)からのメモリデータバス信号MDがシステム側に出力されるようになっている。

【0032】以上のように構成されるICカード1は、たとえば図2に示すように、1枚のプラスチック基板6上に、複数個のフラッシュEEPROM(2)、状態制御部3およびデータバス切替部5からなるマイクロコントローラ7、ライトバッファ4の各ICが搭載され、これらの搭載部品は内部配線とプラスチック基板6上の配線とにより互いに接続され、さらにシステム側との接続用のコネクタ8に電気的に接続されている。

【0033】このようなICカード1は、たとえば図3に示すように、各種システムの補助記憶媒体として使用することができ、図3(a)はICカードスロットを備え、フラッシュEEPROM(2)を内蔵したICカード1を備えるシステムであり、入出力装置をキーボードおよびディスプレイとしたノートタイプパーソナルコンピュータ9に使用される例である。

【0034】また、図3(b)は、フラッシュEEPROM(2)を内蔵したICカード1と、フロッピーディスクが挿入されるフロッピーディスクドライブを内蔵し、ソフトウェアとしてのフロッピーディスクと、ハードウェアとしてのICカード1のフラッシュEEPROM(2)に情報を記憶できるデスクトップタイプパーソナルコンピュータ10となっている。

【0035】さらに、図3(c)は、フラッシュEEPROM(2)を内蔵したICカード1を挿入し、入出力装置を入力専用ペンおよびディスプレイとしたペンポータブルタイプパーソナルコンピュータ11であり、このようなICカード1は携帯用などの各種のコンピュータシステムに応用されて広い範囲で使用されるようになっている。

【0036】次に、本実施例の作用について、フラッシュEEPROM(2)へのライト動作について図4のタイミングチャートに基づいて説明する。

【0037】まず、システムアドレス信号SAに基づいて、システム側よりコマンドライト動作が発生した後にセクタライト転送が発生すると、それに同期してシステムカードイネーブル信号SCEN、システムライトイネーブル信号SWENが活性状態となる。

【0038】そして、このシステムライトイネーブル信号SWENに同期させて、システムデータバス信号SDによりライトバッファに0ビットから255ビットのセクタ単位の256W分のデータを一旦バッファリングする。

【0039】この場合に、このフラッシュEEPROM(2)に対する先行のセクタ単位の256W分のデータは、たとえばデータバス切替部5を介して一方の第1ライトバッファWB0に格納される。

10

20

30

40

50



【0040】その後、この第1ライトバッファWB0に格納されている先行のデータを、メモ리카ードイネーブル信号MCENの活性状態において、メモ리카ードイネーブル信号MWENに同期させてフラッシュEEPROM(2)に書き込む。これにより、システム側からの書き込みデータを、第1ライトバッファWB0を経由させてフラッシュEEPROM(2)に書き込むことができる。

【0041】このとき、たとえばFIFO制御によって連続してセクタライト転送が発生した場合には、破線で示すように他方の第2ライトバッファWB1にセクタ単位

の256W分のデータを一旦バッファリングし、その後フラッシュEEPROM(2)に書き込む。

【0042】これにより、たとえ連続してセクタライト転送が発生しても、空いているライトバッファ4にシステム側からの書き込みデータを一旦格納し、このデータをシステム側からのアクセスと分離させてフラッシュEEPROM(2)に書き込むことができるので、連続したライト転送時のスループットダウンを回避することができる。

【0043】続いて、フラッシュEEPROM(2)のリプレース動作を図5により説明する。たとえば、図5に示すように、2個のフラッシュEEPROM(2a, 2b)と、セクタ単位の第1ライトバッファWB0、第2ライトバッファWB1とを備えたものとする。

【0044】まず、一方のフラッシュEEPROM(2a)のデータを一方の第1ライトバッファWB0に格納し、さらに他方のフラッシュEEPROM(2b)のデータを他方の第2ライトバッファWB1に格納する。

【0045】その後、第2ライトバッファWB1に格納されているデータを一方のフラッシュEEPROM(2a)に書き込み、さらに第1ライトバッファWB0に格納されているデータを他方のフラッシュEEPROM(2b)に書き込む。

【0046】これにより、第1、第2ライトバッファWB0、WB1を用いてフラッシュEEPROM(2a, 2b)内のセクタデータを入れ替えることができ、このリプレース処理は、たとえばICカード1内のセクタ単位データを消去回数/時間で管理して均一化する処理を行うときなどに使用される。

【0047】従って、本実施例のICカード1によれば、システム側から送られてくるセクタ単位のデータを一時的にバッファリングする第1および第2のライトバッファ4が設けられることにより、連続したセクタライト転送を行うような場合でも、一方のライトバッファ4に格納されている先行の書き込みデータをフラッシュEEPROM(2)に書き込んでいるときに、後行の書き込みデータを他方のライトバッファ4に格納できるので、連続したセクタライト時のシステム側のスループット低下を防止することができる。

【0048】また、ICカード1内のセクタ単位のデータを消去回数/時間で管理して均一化する処理を行うときなどに、ライトバッファ4を用いたリプレース処理が良好に適用可能である。

【0049】さらに、本実施例のように、ICカード1をコンピュータシステムにおける交換可能な補助記憶媒体として利用した場合には、従来のフロッピーディスクなどのディスクを回転させる必要がなく、システム全体の小型化、軽量化および薄型化が図れるとともに、消費電力を低減することができる。さらに、大容量の情報を高速に読み書きできるので、システム全体としての処理能力を向上させることができる。

【0050】なお、本実施例において、たとえば図1に破線で示すように、セクタ単位のデータを転送する時に、ICカード1内に任意のアドレスからスタートして内部アドレスを発生させるカウンタ12を内蔵すれば、セクタ内の任意のアドレスよりラップアラウンド転送をさせることもできる。

【0051】以上、本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0052】たとえば、本実施例のフラッシュEEPROM(2)を用いたICカード1については、フラッシュEEPROM(2)とライトバッファ4を独立させて設けた場合について説明したが、本発明は前記実施例に限定されるものではなく、ライトバッファをフラッシュEEPROMの中に内蔵することも可能であり、この場合にライトバッファからフラッシュEEPROMへの書き込みを1セクタ分同時に行う方式を採用することにより、さらに転送時間の高速化を図ることができる。

【0053】また、フラッシュEEPROM(2)のメモリセル毎の書き込み/消去深さのばらつきによるS i O<sub>2</sub>膜の絶縁膜破壊を防止するために、セクタより小さい単位でライトマスクする機能を付加することも有効である。

【0054】さらに、フラッシュEEPROM(2)の制御回路は、ICカード1に内蔵する場合の他に、ICカード内に設けず、ICカードから独立させてシステム側に設けることも可能である。

【0055】また、本実施例では、ライトバッファ4が2セクタ分設けられる場合について説明したが、たとえば3セクタ以上のライトバッファを持つ場合には、キャッシュ処理を行わせることができるので、ライト待ちをより一層少なくすることができる。

【0056】以上の説明では、主として本発明者によってなされた発明をその利用分野であるパーソナルコンピュータに用いられるICカードに適用した場合について説明したが、これに限定されるものではなく、ワークステーションなどの他のコンピュータシステムについても

広く適用可能である。

【0057】

【発明の効果】本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

【0058】(1).セクタ単位のライトバッファを2セクタ分以上持つことにより、ライトバッファに格納されている先行の書き込みデータをフラッシュEEPROMに書き込んでいるときに、後行の書き込みデータをセクタ単位の異なるライトバッファに格納することができるので、FIFO制御による連続したセクタライト時のシステムスループットの低下を防止し、システム側から見たときのライト時間の高速化が可能となる。

【0059】(2).前記(1)において、ライトバッファからフラッシュEEPROMへの書き込みを1セクタ分同時に行う場合には、転送時間の高速化が可能となる。

【0060】(3).前記(1)において、セクタ単位より小さい単位で書き込みを禁止するライトマスク機能を付加する場合には、消去／書き込み深さのばらつきを吸収することができるので、この書き込み／消去深さのばらつきによる絶縁膜破壊の防止が可能となる。

【0061】(4).前記(1)において、ICカードをパーソナルコンピュータまたはワークステーションに着脱可能に設ける場合には、交換可能な補助記憶媒体として利用することができるので、システム全体の小型化、軽量化および薄型化が図れるとともに、消費電力を低減でき、さらに大容量の情報を高速に読み書きできるので、システム全体としての処理能力の向上が可能となる。

【0062】(5).前記(1)において、フラッシュEEPROM

\*ROMのデータをライトバッファを用いてデータのリブレース処理を行う場合には、ICカード内のセクタ単位のデータを消去回数／時間で管理して均一化する処理に良好に適用可能となる。

【図面の簡単な説明】

【図1】本発明の一実施例であるフラッシュEEPROMを用いたICカードの要部を示すブロック図である。

【図2】本実施例のICカードを示す概略外観図である。

10 【図3】本実施例のICカードを使用したコンピュータシステムを示す概略外観図である。

【図4】本実施例のICカードにおけるセクタ単位のライト動作を示すタイムチャートである。

【図5】本実施例のICカードにおけるセクタ単位のリブレース動作フローを示す説明図である。

【符号の説明】

1 ICカード

2, 2a, 2b フラッシュEEPROM

3 状態制御部

20 4 ライトバッファ

5 データバス切替部

6 プラスチック基板

7 マイクロコントローラ

8 コネクタ

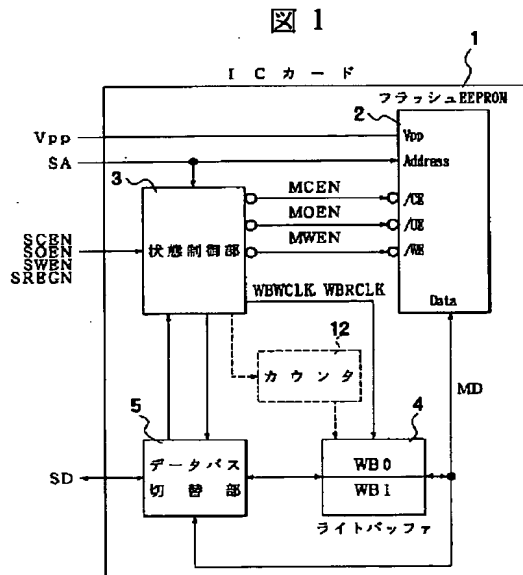
9 ノートタイプパーソナルコンピュータ

10 デスクトップタイプパーソナルコンピュータ

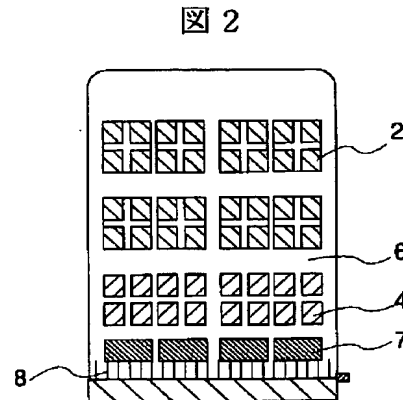
11 ペンポータブルタイプパーソナルコンピュータ

12 カウンタ

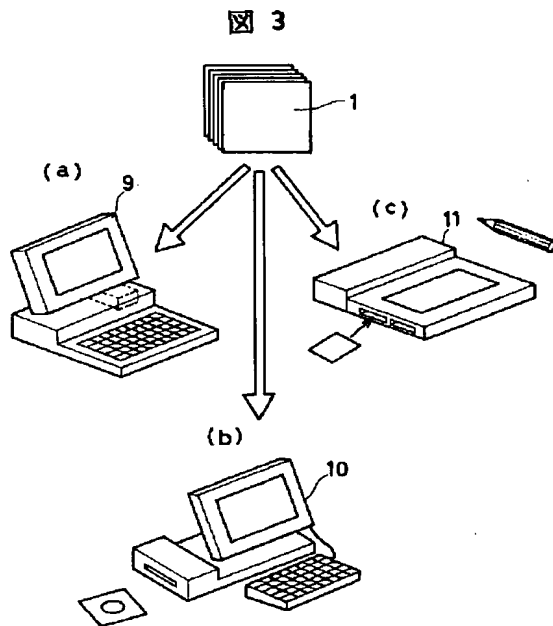
【図1】



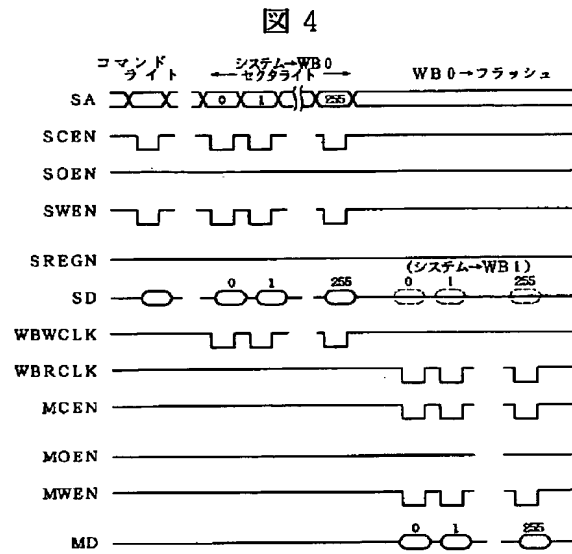
【図2】



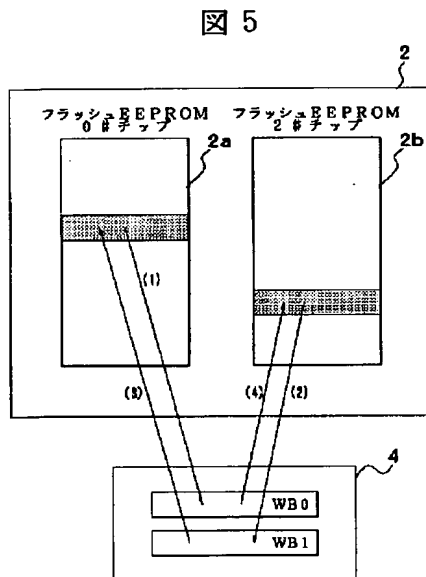
【図3】



【図4】



【図5】



フロントページの続き

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 K 19/07			G 1 1 C 17/00 3 0 9 F	
(72)発明者 江川 英和 東京都小平市上水本町 5 丁目 20 番 1 号 日 立超エル・エス・アイ・エンジニアリング 株式会社内			(72)発明者 鈴木 猛 東京都小平市上水本町 5 丁目 20 番 1 号 日 立超エル・エス・アイ・エンジニアリング 株式会社内	
(72)発明者 菊池 隆 東京都小平市上水本町 5 丁目 20 番 1 号 日 立超エル・エス・アイ・エンジニアリング 株式会社内			(72)発明者 岸 正道 東京都小平市上水本町 5 丁目 20 番 1 号 日 立超エル・エス・アイ・エンジニアリング 株式会社内	
(72)発明者 横部 千穂子 東京都小平市上水本町 5 丁目 20 番 1 号 日 立超エル・エス・アイ・エンジニアリング 株式会社内			(72)発明者 門脇 茂 東京都小平市上水本町 5 丁目 20 番 1 号 日 立超エル・エス・アイ・エンジニアリング 株式会社内	
(72)発明者 大久保 京夫 東京都小平市上水本町 5 丁目 20 番 1 号 日 立超エル・エス・アイ・エンジニアリング 株式会社内			(72)発明者 片山 国弘 神奈川県横浜市戸塚区吉田町 292 番地 株 式会社日立製作所マイクロエレクトロニク ス機器開発研究所内	